

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re the Application of : Osamu SEKIHATA , et al.
Filed: : Concurrently herewith
For: : METHOD, APPARATUS, AND.....
Serial No. : Concurrently herewith

J1040 U.S. PTO
10/002025
11/15/01

#2

Assistant Commissioner for Patents
Washington, D.C. 20231

November 15, 2001

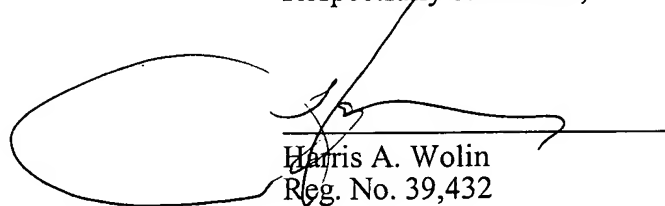
PRIORITY CLAIM AND
SUBMISSION OF PRIORITY DOCUMENT

S I R:

Applicant hereby claims priority under 35 USC 119 from JAPANESE patent application no. 2001-129137 filed April 26, 2001, certified copies of which are attached hereto.

Any fee, due as a result of this paper, not covered by an enclosed check, may be charged to Deposit Acct. No. 50-1290.

Respectfully submitted,


Harris A. Wolin
Reg. No. 39,432

ROSENMAN & COLIN, LLP
575 MADISON AVENUE
IP Department
NEW YORK, NEW YORK 10022-2584
DOCKET NO.: FUJZ 19.163
TELEPHONE: (212) 940-8800

日本国特許庁
JAPAN PATENT OFFICE

J1040 U.S. PRO
10/002025
11/15/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日
Date of Application:

2001年 4月26日

出願番号
Application Number:

特願2001-129137

出願人
Applicant(s):

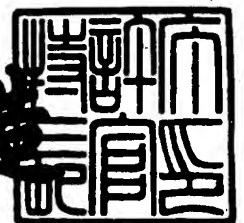
富士通株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 8月10日

特許庁長官
Commissioner,
Japan Patent Office

及川耕造



【書類名】	特許願
【整理番号】	0150605
【提出日】	平成13年 4月26日
【あて先】	特許庁長官殿
【国際特許分類】	H04L 12/56
【発明の名称】	帯域制御方法及び装置、並びに帯域制御システム
【請求項の数】	5
【発明者】	
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
【氏名】	関端 理
【発明者】	
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
【氏名】	吉村 直政
【発明者】	
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
【氏名】	森 史郎
【発明者】	
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
【氏名】	千綿 一
【発明者】	
【住所又は居所】	神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
【氏名】	四方 清隆
【特許出願人】	
【識別番号】	000005223

【氏名又は名称】 富士通株式会社
【代理人】
【識別番号】 100090011
【弁理士】
【氏名又は名称】 茂泉 修司
【手数料の表示】
【予納台帳番号】 023858
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9704680
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 帯域制御方法及び装置、並びに帯域制御システム

【特許請求の範囲】

【請求項 1】

可変長パケットを保持するステップと、
該パケットのパケット長をカウントするステップと、
該保持したパケットを回線帯域で読み出すとともに、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御するステップと、
を備えたことを特徴とする帯域制御方法。

【請求項 2】 請求項 1 において、

該バッファに滞留するパケット数が第 1 の閾値を超えたとき、パケット送信側に対してパケット送信の中止を通知するとともに第 2 の閾値以下になったとき該パケット送信側にパケット送信の再開を通知するフロー制御を行うステップをさらに備えたことを特徴とする帯域制御方法。

【請求項 3】

可変長パケットを保持するバッファと、
該パケットのパケット長をカウントするカウンタと、
該バッファから該パケットを回線帯域で読み出すとともに、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御する読出制御部と、
を備えたことを特徴とする帯域制御装置。

【請求項 4】 請求項 3 において、

該バッファに滞留するパケット数が第 1 の閾値を超えたとき、パケット送信側に対してパケット送信の中止を通知するとともに第 2 の閾値以下になったとき該パケット送信側にパケット送信の再開を通知するフロー制御を行うバッファ監視部をさらに備えたことを特徴とする帯域制御装置。

【請求項 5】 請求項 3 又は 4 に記載の帯域制御装置を、MAC レイヤ処理部と物理レイヤ処理部との間に配置することを特徴とした帯域制御システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は帯域制御方法及び装置に関し、特に可変長パケットを伝送する際の帯域制御方法及び装置並びに帯域制御システムに関するものである。

近年、インターネットアクセス、インターネットプロトコル（以下、IPと略称する。）による企業内ネットワークの構築のニーズが高まっており、IPパケットによるエンドユーザとのインタフェースを特徴とした通信事業者のサービスが各種の方式で開始されている。

【0002】

【従来の技術】

可変長パケットを用いた通信における帯域制御方式の従来技術としては、特開平11-346246号公報に示された可変長パケット交換機及び交換方法がある。

この従来技術においては、送信パケットを、各パケットのヘッダ情報に応じて、それぞれ個別の帯域を割り当てた複数のキューグループに分類し、各キューグループ内では、送信優先度別となるようにキューイングすると共に、各キューグループから、該キューグループに割り当てられた帯域を保証しながら送信優先度に応じて送信パケットを読み出すようにしている。

【0003】

すなわち、複数パケットを読み出すことができるような読出時間を各キューグループに与えて、その読出時間内に割り当てられた閾値により単位時間に送出するデータ量を制御している。

【0004】

【発明が解決しようとする課題】

このような従来技術は長期的なレンジでの帯域制御を保証するものであり、この従来技術においても記載されているように、短期的には制限帯域である設定帯域（例えば契約帯域）を超過する場合が発生したり、パケットの遅延ゆらぎ時間が大きくなるという問題があった。

【0005】

従って本発明は、設定帯域を一時的にも超過せずに、帯域制御を行ってパケットの遅延ゆらぎ時間を最小限度に留める方法及び装置、並びに帯域制御システムを提供することを目的とする。

【0006】

【課題を解決するための手段】

上記の目的を達成するため、本発明に係る帯域制御方法は、可変長パケットを保持するステップと、該パケットのパケット長をカウントするステップと、該保持したパケットを回線帯域で読み出すとともに、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御するステップと、を備えたことを特徴としている。

【0007】

この帯域制御方法は、該バッファに滞留するパケット数が第1の閾値を超えたとき、パケット送信側に対してパケット送信の中止を通知するとともに第2の閾値以下になったとき該パケット送信側にパケット送信の再開を通知するフロー制御を行うステップをさらに備えることができる。

【0008】

上記のフロー制御は、加入者側に対してのみ行うことが好ましい。しかしながら、アップリング側に対して行ってもよい。

さらに、上記の帯域制御方法を、MACレイヤ処理と物理レイヤ処理との間で実行することができる。

【0009】

また、上記の帯域制御方法を実現する装置としては、図1に示すように、可変長パケットを保持するバッファ31と、該パケットのパケット長をカウントするカウンタ32と、該バッファ32から該パケットを回線帯域で読み出すとともに、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御する読出制御部33とで構成することができる。

【0010】

すなわち、この本発明の帯域制御装置においては、読出制御部33はバッファ31

から回線帯域でパケットを読み出し、パケット長カウンタ32を経由して出力するので、このようにパケットがカウンタ32から出力される速度は回線帯域（回線速度）である。

【0011】

ただし、パケット長カウンタ32は、バッファ31から入力したパケットのパケット長をカウントして、読出制御部33に通知するので、読出制御部33は、パケットの送出自ら完了したときから次のパケットの読出がバッファ31から開始されるまでの間（すなわちパケット間隔）が回線帯域と設定帯域との差分となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御している。

【0012】

このようにして、パケット間隔を回線帯域と設定帯域との差によって調整することにより、出力するパケットを完全に設定帯域内に収めることができ、以って遅延ゆらぎ時間を最小にすることが可能となる。

そしてさらに、この本発明の帯域制御装置では、外部インタフェース部1、物理レイヤ処理部2、及びMAC処理部4が、図1に示した帯域制御装置3と同様に、上り方向（アップリンク方向）及び下り方向（加入者方向）双方について同じ回路構成を備えている。

【0013】

そして、該バッファ31に対応するパケット数が第1の閾値を超えたとき、下流のパケット送信側（加入者側）に対してパケット送信の中止を通知すると共に第2の閾値以下になったとき該パケット送信側にパケット送信の再開を通知するフロー制御を行うバッファ監視部34をさらに備えることができる。

【0014】

上記のバッファ監視部は、該フロー制御を、加入者側に対してのみ行うことが好ましいが、アップリング側に対して行ってもよい。

また、上記の帯域制御装置を、MACレイヤ処理部と物理レイヤ処理部との間に配置することで、帯域制御管理システムを提供することができる。

【0015】

【発明の実施の形態】

図2は、図1に示した本発明に係る帯域制御装置3をLAN装置であるイーサスイッチ10に組み込んだ実施例を示したものである。

この実施例では、イーサスイッチ10は5つのポートを有している。各ポートは、外部インタフェース (I/F) 1a~1e(以下、符号“1”で総称することがある。)と、物理(PHY:IEEE802.3 Physical Sublayer)レイヤ処理部2a~2e(以下、符号“2”で総称することがある。)と、帯域制御装置3a~3e(以下、符号“3”で総称することがある。)と、MAC(IEEE802.3 Media Access Control)レイヤ処理部4a~4e(以下、符号“4”で総称することがある。)とに順に直列接続されると共に、MACレイヤ処理部4に共通にMACスイッチ5を設けている。

【0016】

このMACスイッチ5は、逆方向に順に、MACレイヤ処理部4、帯域制御装置3、物理レイヤ処理部2、及び外部インタフェース1を介して各ポートに直列接続されている。

従って、各ポートは、MACスイッチ5でMACアドレスを基にスイッチングされて目的のポートに可変長パケットが中継されるようになっている。

【0017】

図3は、図1及び図2に示した帯域制御装置におけるバッファ監視装置34の処理例を示したものであり、以下、このフローチャートを参照して、バッファ監視部34の動作を説明する。なお、このバッファ監視部34は、図1に示したように、加入者側に対するフロー制御を行うものであり、アップリンク側に対しては設けられていない。

【0018】

まず、外部インタフェース部1から入力されたパケットが物理レイヤ処理部2を経由して、帯域制御装置3に入力され、その中のバッファ31に格納される。その際に、バッファ滞留パケット数 n がインクリメントされると共にバッファ監視部34に通知される。

【0019】

このバッファ滞留パケット数 n が予め設定されたフロー制御開始閾値(第1の閾値) F_{on} を超えたか否かを判定し(ステップS1)、バッファ滞留パケット数 $n > F_{on}$

一制御開始閾値 F_{on} になった時点で、フロー制御を起動し(ステップS2)、フロー制御信号を物理レイヤ処理部2及び外部インタフェース部1を経由して加入者側に送出する。

【 0 0 2 0 】

これにより、バッファ31には、加入者側からパケットが流入して来なくなり、他方、読出制御部33により、パケットの読出が行われるので、バッファ31における滞留パケット数 n は減少して行き、滞留パケット数 n =フロー制御解除閾値(第2の閾値) F_{off} になった時点(ステップS3)で、フロー制御解除(ステップS4)のための信号を加入者側に物理レイヤ処理部2及び外部インタフェース部1を介して送出する。

【 0 0 2 1 】

このようにして、バッファ31における滞留パケット数がフロー制御開始閾値を越えないように常に制御を行っている。

図4は、図1に示した読出制御部33の処理例を示したものであり、以下、このフローチャートを参照してその動作を説明する。

【 0 0 2 2 】

まず、この読出制御部33に与えられている回線帯域(回線速度)は100Mbpsであるとし、設定帯域を、1~100までの整数値を取る変数 r (Mbps)で表わす。また、 k は内部処理用の変数であり、さらに、 t はパケット長カウンタ32のカウント用の内部計算用の変数である。初期化された状態では、 $k=0$ (ステップS11)、 $t=0$ (ステップS12)である。

【 0 0 2 3 】

次に読出制御部33はバッファ31に対してパケット読出イネーブル状態にする(ステップS13)。すなわち、送信パケットがバッファ31に格納されるまで待機し、バッファ31に送信パケットが格納されると、パケットの送信が可能になるように読出クロックを与えている。

【 0 0 2 4 】

この後、設定帯域 r (Mbps)での読出クロックを生成するため、まず $k=k+r$ とし(ステップS14)、この変数 k が100を超えているか否かを判定する(ステップS15)

変数 k が100を未満であれば、ステップS14に戻るが、 k が100 以上になった場合には、 $k=k-100$ の演算を行う（ステップS16）。

【 0 0 2 5 】

この後、 t を“1”ずつインクリメントし（ステップS17）、そして、変数 t が送信パケット（図5に示すように、プリアンブルとSFD(Start Frame Delimiter)と宛先アドレスと送信元アドレスとパケット種類（TYPE）とデータとFCS（Frame Check Sequence）とIPG(Inter Packet Gapで構成されている。）のパケット長と等しくなるまで繰り返し、 t =パケット長になった時点（ステップS18）でステップS12に戻り次のパケットの読出を行う（ステップS13）。

【 0 0 2 6 】

このような動作を行うことにより、設定帯域でパケット長をカウントすることになるので、結果として次のフレームとの間に設定帯域でパケット間隔を挿入することになり、設定帯域でパケットの送信を行うことが可能となる。

図6は、具体例として実際に帯域を設定したフレームのタイムチャートを示しており、以下、それぞれ図4及び図5を参照して説明する。

【 0 0 2 7 】

(1)設定帯域が50Mbps（回線速度の50％）の場合：図6(2)参照

この場合は $r=50$ であり、まずデータ長が64バイトのパケットを送信する場合にはパケット長はプリアンブルなどを加算すると84バイトになる。

図4のフローチャートにおいて、ステップS11およびステップS12で k 及び t を初期化した後、バッファ31をパケット読出イネーブル状態（ステップS13）にしたときには、 $k=0+50=50$ となり、 k は100より小さいので、もう一度ステップS14において k に r が加算される。この結果、 $k=50+50=100$ となる。

【 0 0 2 8 】

従って、 k が100以上になったので（ステップS15）、 k から100を減算し（ステップS16）、 t を“1”だけインクリメントし（ステップS17）、 t を、カウンタ32から与えられたパケット長と比較する（ステップS18）。このとき、 t はまだパケット長に達していないので、ステップS14において、再び k に50を加算する。

【 0 0 2 9 】

これにより、 k は再び50となり、上記と同様にステップS15からステップS14に戻ることににより、さらに50が加算されて、 $k \geq 100$ となり、ステップS16で100が減算される。

すなわち、 k は2ループ分経由する間に100となり、 t に“1”を加算するので、 $k=k+r$ の処理を回線速度で行うと、 t のインクリメントは、回線速度のクロックの2回に1度、すなわち回線速度の50%の速度で行われることになる。

【 0 0 3 0 】

そして、 t がパケット長に等しくなるまでこの操作を繰り返すので、結果として設定帯域として回線速度の50%である50Mbpsでパケット長時間分だけパケット送出の先頭時間から待たせることになる。

つまり、結果として、パケット送出後のパケット間隔を空けることになる（図6(2)参照）。この場合は50 Mbpsでの設定なので、ちょうどパケット長と同じ長さ分の時間のパケット間隔を持たせることになる。

【 0 0 3 1 】

(2)設定帯域が10Mbps（回線速度の10%）の場合：図6(2)参照

この場合は $r=10$ となるので、 k が100になるには $k=k+r$ の操作を10回行う必要がある。

すなわち、回線速度に対し、10回に1回だけ t をインクリメントすることになる。 t =パケット長まで繰り返すので結局、回線速度の10倍の時間は次のパケットがバッファ31から送出できないことになる。

【 0 0 3 2 】

(3)設定帯域が99Mbps（回線速度の99%）の場合：図6(3)参照

この場合は、 $r=99$ なので、 k は2度処理を行ったところで $k=198$ となり100を越える。 t をインクリメントした後に、100が減算されて、 $k=98$ となる。

次の処理で、 $k=98+99=197$ となり、 t をインクリメントして $k=97$ となる。

【 0 0 3 3 】

これを繰り返すと、 k は1つつデクリメントして行き、最後に $k=0$ となり初期状態に戻る。 $k=0$ の時のみ、 $k \geq 100$ とするためにステップS14で r を2回加算する必

要がある。

すなわち、100回に1度だけ t をインクリメントするのに1クロック待つことになるので、回線速度の99%でパケットをカウントすることになり、その分だけ、次のパケットとの間に間隔を持たせることになる。

【0034】

(4)設定帯域が100Mbps（回線速度）の場合：図6(4)参照

この場合には、図4のステップS15において必ず $k \geq 100$ となるので、ステップS14～S17は必ず処理されることとなり、従ってパケット間隔は発生せず、図示のようにパケットP1～P4が連続した形で送出されることになる。

【0035】

図4に示すフロー図は、3つのループから構成されている。これらのループを処理するものとしてFPGA（Field Programmable Gate Array）を使用してもよい。例えば、このFPGAを使用したとすれば、ステップS12～S18の外回りループ、ステップS14～S18の中回りループ、ステップS14～S15の内回りループがゲートアレイにより構成される。

【0036】

しかしながら、これらのループはコンピュータプログラムの実行と異なり、各ループは処理ステップ数に関係なく1クロックで処理を完了するように動作する。この1クロックはパケットの任意の1ビットを転送する時間に相当する。更に、回線の速度に応じて適切なクロックスピードを設定できる。

【0037】

また、他の実施形態として百分率による設定帯域を設定する場合も可能である。すなわち、 k の値に100を固定的に設定し、かつ、 r の値に1～100の値（百分率）を設定することによって、回線帯域の $r\%$ を設定帯域として制御することができる。

【0038】

なお、各パケットは図5に示したようにIPG領域があるので、 $r=100$ (Mbps)のときは、各パケットは、このIPG領域の分だけ一定間隔を有することになる。

図7は、本発明に係る帯域制御装置3を、図2に示したように、物理レイヤ処理

部2とMACレイヤ処理部4との間に配置した場合のインタフェースとしてMII (Media Independent Interface) を用いた場合の実施例を示している。

【0039】

この場合のMIIインタフェースは、図7(2)に示すように、信号clk25を25MHzのクロック用とし、d[3:0]をデータ用とし、dvをデータ有効（イネーブル）用とし、信号crsをキャリアセンス用（受信のみ）とし、信号errをデータエラー用（受信時のみ）用とし、さらに、colを衝突検出用（受信時のみであるが未使用）としている。

【0040】

なお、本発明では帯域制御装置3が内部的にパケット間隔を制御するので外部回路との整合性は非常に良く、MIIインタフェース以外にも100Mbps通信の場合には、RMII又はSMIIインタフェース、1Gbps通信の場合はGMIIインタフェースなどに変更することも可能である。このようなMII、RMII、SHII、GII等のインタフェースを総称して標準インタフェースと呼ぶ。

（付記1）

可変長パケットを保持するステップと、

該パケットのパケット長をカウントするステップと、

該保持したパケットを回線帯域で読み出すとともに、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御するステップと、

を備えたことを特徴とする帯域制御方法。

（付記2）付記1において、

該バッファに滞留するパケット数が第1の閾値を超えたとき、パケット送信側に対してパケット送信の中止を通知するとともに第2の閾値以下になったとき該パケット送信側にパケット送信の再開を通知するフロー制御を行うステップをさらに備えたことを特徴とする帯域制御方法。

（付記3）付記1又は2において、

該フロー制御を、加入者側に対してのみ行うことを特徴とした帯域制御方法。

（付記4）付記1から3のいずれかに記載の帯域制御方法を、MACレイヤ処理と

物理レイヤ処理との間で実行することを特徴とした方法。

(付記 5)

可変長パケットを保持するバッファと、

該パケットのパケット長をカウントするカウンタと、

該バッファから該パケットを回線帯域で読み出すとともに、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出開始タイミングを該パケット長に基づいて制御する読出制御部と、

を備えたことを特徴とする帯域制御装置。

(付記 6) 付記 5 において、

該バッファに滞留するパケット数が第1の閾値を超えたとき、パケット送信側に対してパケット送信の中止を通知するとともに第2の閾値以下になったとき該パケット送信側にパケット送信の再開を通知するフロー制御を行うバッファ監視部をさらに備えたことを特徴とする帯域制御装置。

(付記 7) 付記 5 又は 6 において、

該バッファ監視部が、該フロー制御を、加入者側に対してのみ行うことを特徴とした帯域制御装置。

(付記 8) 付記 5 から 7 のいずれかに記載の帯域制御装置を、MACレイヤ処理部と物理レイヤ処理部との間に配置したことを特徴とする帯域制御システム。

(付記 9) 付記 8 において、

各レイヤ部とのインタフェースが標準インタフェースであることを特徴とした帯域制御システム。

【 0 0 4 1 】

【発明の効果】

以上説明したように、本発明に係る帯域制御方法及び装置によれば、可変長パケットをバッファに保持し、この保持したパケットを回線帯域で読み出すと共に、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出タイミングを、カウントしたパケットのパケット長に基づいて制御するように構成したので、一時的にでも設定帯域を超過するようなこと無く、また遅延ゆらぎ時間を最小限に留めて帯域制御を行うことが可能となる。

【 0 0 4 2 】

さらには、フロー制御との組合せにより、システムとしてパケット無廃棄又は少廃棄率で帯域制御を実現することができる。

また、MACレイヤ処理部と物理レイヤ処理部との間に本発明の帯域制御機能を配置することにより、MACスイッチの読出スケジューラに依存しない帯域制御を実現することができる。

【図面の簡単な説明】

【図 1】

本発明に係る帯域制御方法を実現する装置の構成例を示したブロック図である。

【図 2】

本発明に係る帯域制御方法および装置をイーサスイッチに組み込んだ実施例を示したブロック図である。

【図 3】

図 1 に示したバッファ監視部で実行される処理例を示したフローチャート図である。

【図 4】

図 1 に示した読出制御部で実行される処理例を示したフローチャート図である。

【図 5】

本発明に係る帯域制御方法および装置に用いられる可変長パケットのフォーマット図である。

【図 6】

本発明に係る帯域制御方法および装置による種々のフレームのタイムチャート図である。

【図 7】

本発明に係る帯域制御装置のインタフェース例を示した図である。

【符号の説明】

1, 1a～1e 外部インタフェース部

2,2a~2e 物理レイヤ処理部 (PHY)

3,3a~3e 帯域制御装置

4,4a~4e MACレイヤ処理部

5 MACスイッチ

10 イーサスイッチ

31 バッファ

32 パケット長カウンタ

33 読出制御部

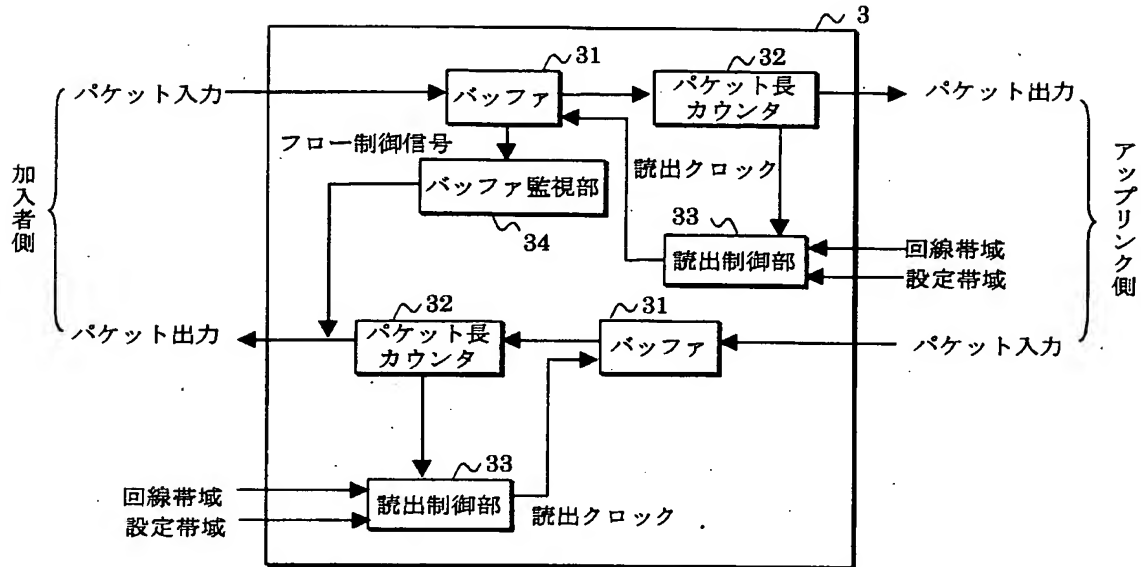
34 バッファ監視部

図中、同一符号は同一又は相当部分を示す。

【書類名】 図面

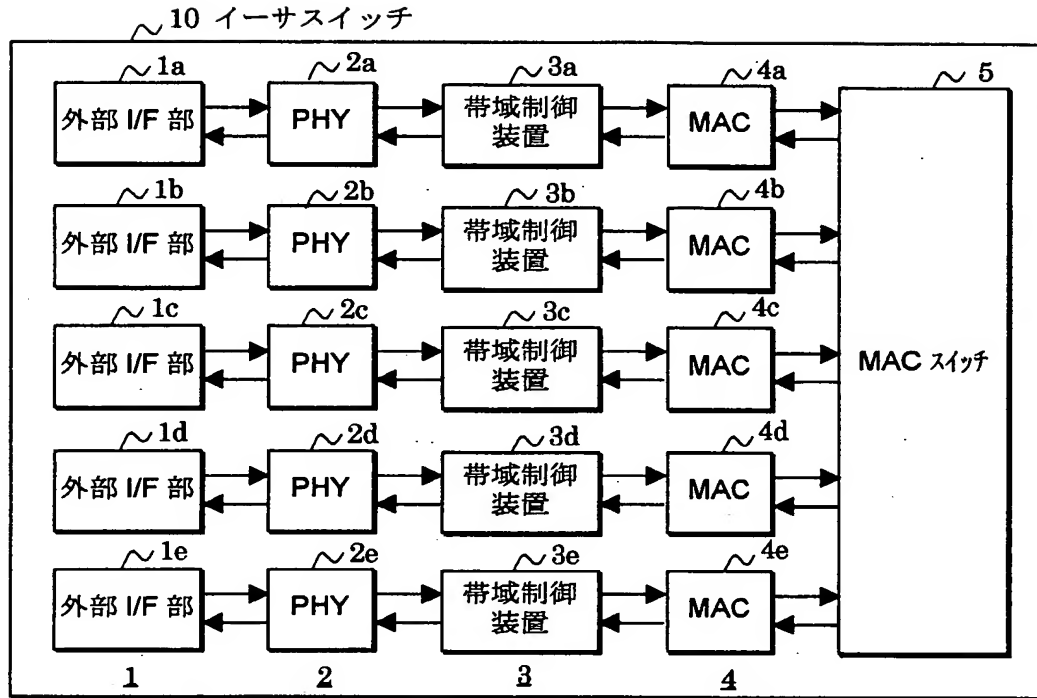
【図 1】

本発明の帯域制御装置の構成図



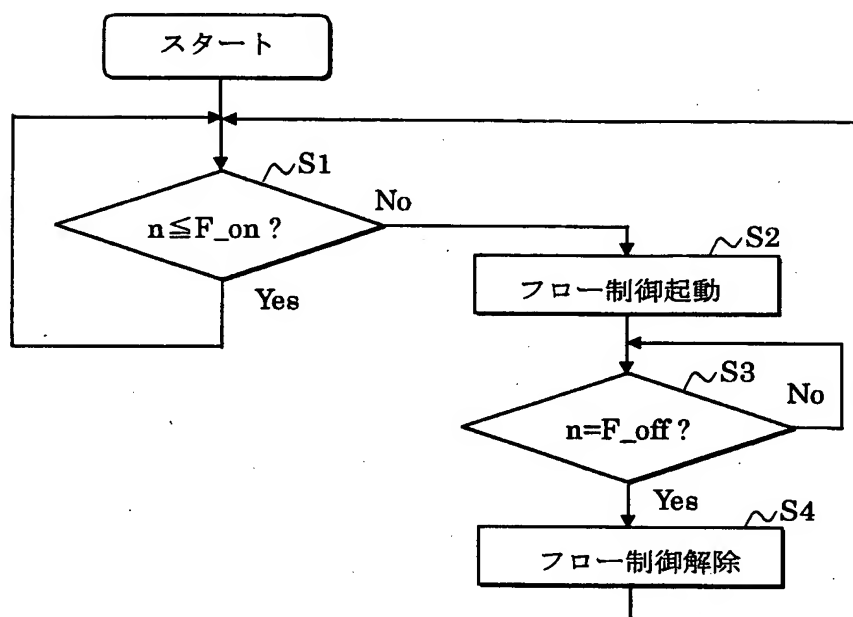
【図 2】

本発明の実施例



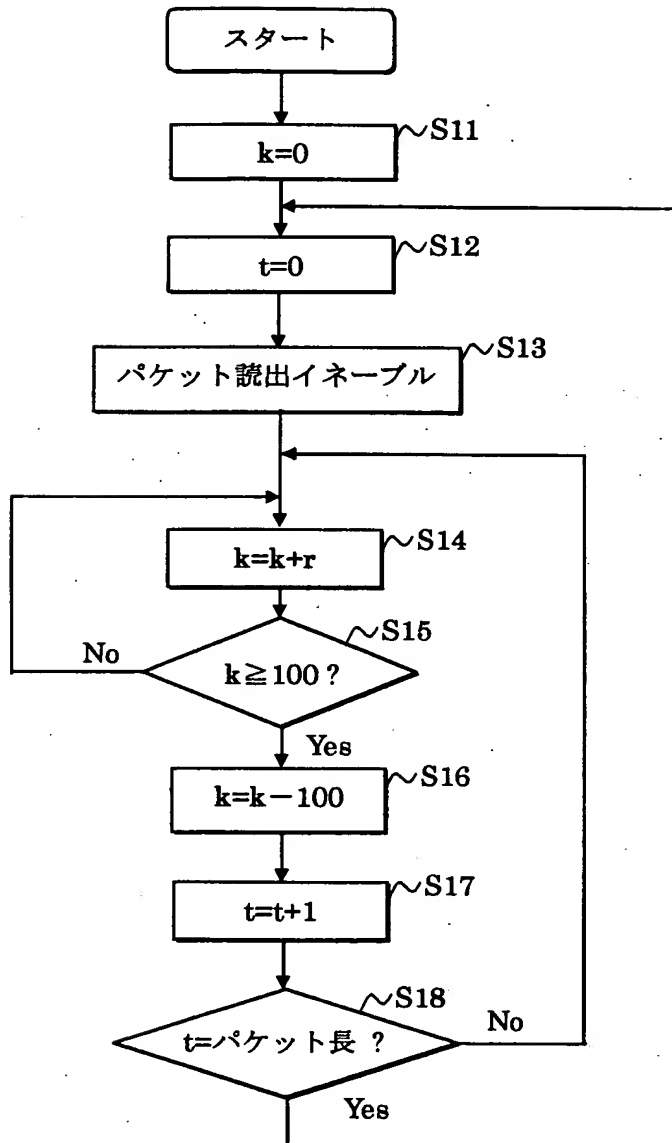
【図3】

バッファ監視部の処理フロー例



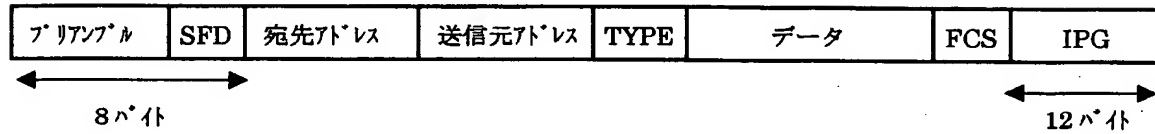
【図 4】

読出制御部の処理フロー例



【図 5】

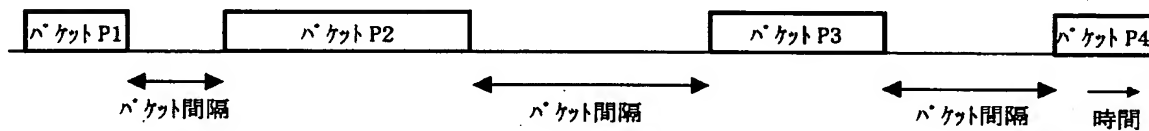
可変長パケットのフォーマット



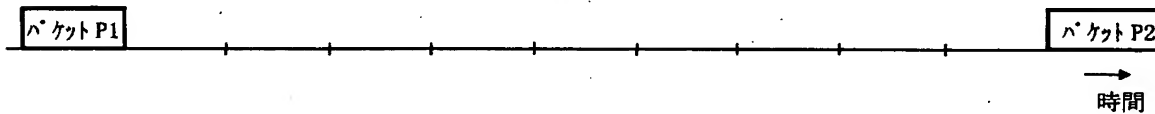
【図 6】

フレームのタイムチャート

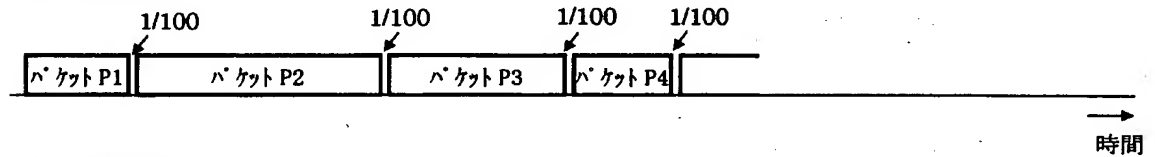
(1) 50Mbps



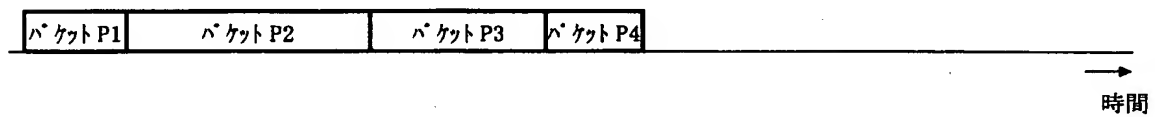
(2) 10Mbps



(3) 99Mbps

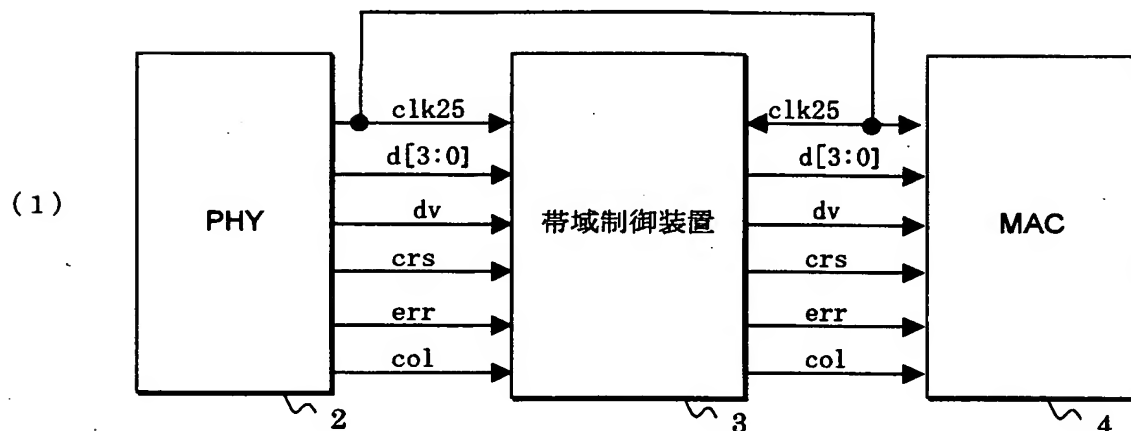


(4) 100Mbps



【図 7】

帯域制御装置のインタフェース例



MII インタフェース

(2)

信号名	入出力	説明
clk25	i	クロック (25MHz)
d[3:0]	i	データ
dv	i	データ有効(イネーブル)
crs	i	キャリアセンス (RX のみ)
err	i	データエラー (RX のみ)
col	i	衝突検出 (RX のみ。未使用)

【書類名】 要約書

【要約】

【課題】 設定帯域を一時的にも超過せずに、帯域制御を行ってパケットの遅延ゆらぎ時間を最小限度にとどめる方法及び装置を提供する。

【解決手段】 可変長パケットをバッファに保持し、この保持したパケットを回線帯域で読み出すと共に、該回線帯域と設定帯域との差分がパケット間隔となるように次のパケットの読出タイミングを、カウントしたパケットのパケット長に基づいて制御する。また、フロー制御との組合せにより、システムとしてパケット無廃棄又は少ないパケット廃棄率で帯域制御を実現する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日 1996年 3月26日

[変更理由] 住所変更

住 所 神奈川県川崎市中原区上小田中4丁目1番1号
氏 名 富士通株式会社